



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2002年12月 2日

出 願 番 号  
Application Number:

特願2002-350118

[ ST.10/C ]:

[ JP 2002-350118 ]

出 願 人  
Applicant(s):

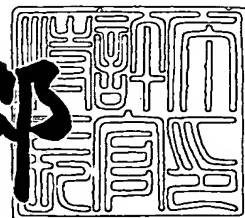
三菱電機株式会社



2003年 1月14日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2002-3104098

【書類名】 特許願

【整理番号】 542111JP01

【提出日】 平成14年12月 2日

【あて先】 特許庁長官 殿

【国際特許分類】 G06F 17/50

【発明者】

    【住所又は居所】 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会  
社内

    【氏名】 吉田 輝

【発明者】

    【住所又は居所】 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会  
社内

    【氏名】 栗本 昌憲

【特許出願人】

    【識別番号】 000006013

    【氏名又は名称】 三菱電機株式会社

【代理人】

    【識別番号】 100066474

    【弁理士】

    【氏名又は名称】 田澤 博昭

【選任した代理人】

    【識別番号】 100088605

    【弁理士】

    【氏名又は名称】 加藤 公延

【手数料の表示】

    【予納台帳番号】 020640

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

【物件名】 図面 1  
【物件名】 要約書 1  
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 論理シミュレーション装置

【特許請求の範囲】

【請求項 1】 論理セルの接続関係を示すネットリストからクロックドメインとロジックコーンを抽出する抽出手段と、上記抽出手段により抽出されたロジックコーンのうち、1つのクロックドメインに同期して論理動作を行うロジックコーンを高速化対象部として認定し、複数のクロックドメインを基準にして論理動作を行うロジックコーンを高速化非対象部として認定する認定手段と、上記認定手段により認定された高速化対象部の論理を圧縮する論理圧縮手段と、上記論理圧縮手段による論理圧縮後の高速化対象部の論理シミュレーションを実施するとともに、上記認定手段により認定された高速化非対象部の論理シミュレーションを実施する検証手段とを備えた論理シミュレーション装置。

【請求項 2】 検証手段は、高速化非対象部の論理シミュレーションを実施する際、論理セル及びセル間配線に関する遅延情報とタイミングチェック情報を考慮して論理シミュレーションを実施することを特徴とする請求項 1 記載の論理シミュレーション装置。

【請求項 3】 抽出手段は、プライマリ入力及び論理セルのデータ出力ポイントをスタートポイントとする一方、プライマリ出力及び論理セルのデータ入力ポイントをエンドポイントとして、そのスタートポイントからエンドポイントに至る論理パスを抽出し、同一のエンドポイントに至る論理パスの集合をロジックコーンとして統合することを特徴とする請求項 1 記載の論理シミュレーション装置。

【請求項 4】 検証手段は、高速化対象部と高速化非対象部が隣接し、その高速化非対象部が当該隣接部分のデータ出力ポイントに接続されている場合、その隣接部分の遅延情報を考慮して、その高速化非対象部の論理シミュレーションを実施することを特徴とする請求項 3 記載の論理シミュレーション装置。

【請求項 5】 検証手段は、高速化対象部と高速化非対象部が隣接し、その高速化非対象部が当該隣接部分のデータ入力ポイントに接続されている場合、その隣接部分のタイミングチェック情報を考慮して、その高速化非対象部の論理シ

ミュレーションを実施することを特徴とする請求項 3 記載の論理シミュレーション装置。

【請求項 6】 検証手段は、高速化対象部及び高速化非対象部の論理シミュレーションを実施する際、ある論理セルが高速化対象部と高速化非対象部からデータを受ける場合、各データの論理を考慮して当該論理セルの出力値を決定することを特徴とする請求項 1 記載の論理シミュレーション装置。

【請求項 7】 検証手段は、高速化対象部及び高速化非対象部の論理シミュレーションを実施する際、ある論理セルが高速化対象部と高速化非対象部からデータを受ける場合、各データのタイミングチェックを実施して、タイミング違反を検出すると当該論理セルの出力値を不定値に設定することを特徴とする請求項 1 記載の論理シミュレーション装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

この発明は、複数の論理セルが接続されている半導体集積回路の論理動作を検証する論理シミュレーション装置に関するものである。

【 0 0 0 2 】

【従来の技術】

従来の論理シミュレーション装置は、回路全体を動作クロックの種類毎に分割し、その分割した部分回路毎に必要なクロックでシミュレーションを実施することにより、シミュレーション時間の短縮化を実現している（以下の特許文献 1 を参照）。

【 0 0 0 3 】

【特許文献 1】

特開平 9 - 7 3 4 7 5 号公報（段落番号 [ 0 0 2 5 ] から [ 0 0 5 2 ] 、図 1）

【 0 0 0 4 】

【発明が解決しようとする課題】

従来の論理シミュレーション装置は以上のように構成されているので、1つのクロックドメインに同期して論理動作を行う部分回路であっても、複数のクロック

クドメインを基準にして論理動作を行う部分回路と同様に、発生するイベントを省略することなく論理を検証する。そのため、論理の検証に多大な時間を要するなどの課題があった。

#### 【 0 0 0 5 】

この発明は上記のような課題を解決するためになされたもので、1つのクロックドメインに同期して論理動作を行う回路で発生するイベントを省略して、論理の検証時間を短縮することができる論理シミュレーション装置を得ることを目的とする。

#### 【 0 0 0 6 】

##### 【課題を解決するための手段】

この発明に係る論理シミュレーション装置は、抽出手段により抽出されたロジックコーンのうち、1つのクロックドメインに同期して論理動作を行うロジックコーンを高速化対象部として認定し、複数のクロックドメインを基準にして論理動作を行うロジックコーンを高速化非対象部として認定する認定手段と、その認定手段により認定された高速化対象部の論理を圧縮する論理圧縮手段とを設け、論理圧縮後の高速化対象部と高速化非対象部の論理シミュレーションを実施するようにしたものである。

#### 【 0 0 0 7 】

##### 【発明の実施の形態】

以下、この発明の実施の一形態を説明する。

##### 実施の形態 1.

図 1 はこの発明の実施の形態 1 による論理シミュレーション装置を示す構成図であり、図において、ネットリスト記録部 1 は論理セルの接続関係を示すネットリストを記録し、論理セルライブラリ記録部 2 は論理セル毎の論理動作の他、遅延値やタイミングチェックを実施する際に参照するモデリングを記録し、クロック情報記録部 3 は論理検証対象の半導体集積回路に入力されるクロックの情報を記録している。

#### 【 0 0 0 8 】

クロックドメイン抽出部 4 は各記録部 1 ～ 3 の記録内容を参照して、ネットリ

スト中のクロックドメインを抽出する。図 3 の半導体集積回路の場合、クロック C 1 k A とクロック C 1 k B をそれぞれクロックドメインとして抽出するが、例えば、クロック C 1 k A の分周クロック、通倍クロックやゲーティングクロックが存在する場合、そのクロック C 1 k A、分周クロック、通倍クロック及びゲーティングクロックの全体を 1 つのクロックドメインとして抽出する。

ロジックコーン抽出部 5 はネットリスト記録部 1 に記録されているネットリストからロジックコーンを抽出する。なお、クロックドメイン抽出部 4 及びロジックコーン抽出部 5 から抽出手段が構成されている。

#### 【 0 0 0 9 】

回路分割部 6 はロジックコーン抽出部 5 により抽出されたロジックコーンのうち、1 つのクロックドメインに同期して論理動作を行うロジックコーンを高速化対象部として認定し、複数のクロックドメインを基準にして論理動作を行うロジックコーンを高速化非対象部として認定することにより、半導体集積回路を高速化対象部と高速化非対象部に分割する。なお、回路分割部 6 は認定手段を構成している。

論理圧縮部 7 は回路分割部 6 により認定された高速化対象部の論理（高速化対象部のロジックコーンにおける論理の遷移）を圧縮する。なお、論理圧縮部 7 は論理圧縮手段を構成している。

#### 【 0 0 1 0 】

S D F データ記録部 8 はネットリスト記録部 1 に記録されているネットリストに対応する遅延情報やタイミングチェック情報を記録している。データ読込部 9 は S D F データ記録部 8 に記録されている遅延情報やタイミングチェック情報を読み込み、その遅延情報等を回路分割部 6 により認定された高速化非対象部のロジックコーンに付加する。データ伝播制御部 1 0 は論理圧縮部 7 による論理圧縮後の高速化対象部の論理シミュレーションを実施するとともに、データ読込部 9 により遅延情報等が付加された高速化非対象部の論理シミュレーションを実施する。なお、S D F データ記録部 8、データ読込部 9 及びデータ伝播制御部 1 0 から検証手段が構成されている。

図 2 はこの発明の実施の形態 1 による論理シミュレーション装置の処理内容を

示すフローチャートである。

【0011】

次に動作について説明する。

まず、クロックドメイン抽出部4は、各記録部1～3の記録内容を参照して、ネットリスト中のクロックドメインを抽出する（ステップST1）。

図3の半導体集積回路の場合、クロックC1kAとクロックC1kBをそれぞれクロックドメインとして抽出する。

【0012】

ロジックコーン抽出部5は、ネットリスト記録部1に記録されているネットリストからロジックコーンを抽出する（ステップST2）。

即ち、プライマリ入力（Reset, PIA1, PIA2, PIB1, C1kA, C1kB）及び論理セル（例えば、フリップフロップセルやラッチセル）のデータ出力ポイント（A1/Q, A2/Q, A3/Q, B1/Q, B2/Q）をスタートポイントとする一方、プライマリ出力（POB1）及び論理セルのデータ入力ポイント（A1・A3・B2のD, T, S, A2・B1のD, T）をエンドポイントとして、そのスタートポイントからエンドポイントに至る論理パスを抽出し、同一のエンドポイントに至る論理パスの集合をロジックコーンとして統合する。

具体的には、以下のロジックコーンを抽出する。

【0013】

ロジックコーンL1 : PIA1	→ A1/D
ロジックコーンL2 : Reset	→ A1/S
ロジックコーンL3 : PIA2	→ A2/D
ロジックコーンL4 : PIB1	→ B1/D
ロジックコーンL5 : A1/Q, A2/Q	→ A3/D
ロジックコーンL6 : A2/Q	→ A3/S
ロジックコーンL7 : A3/Q, B1/Q	→ B2/D
ロジックコーンL8 : A1/Q	→ B2/S
ロジックコーンL9 : B2/Q	→ POB1



## 【 0 0 1 4 】

回路分割部 6 は、ロジックコーン抽出部 5 がネットリストからロジックコーン L 1 ～ L 9 を抽出すると、そのロジックコーン L 1 ～ L 9 のうち、1 つのクロックドメイン C 1 k A（または C 1 k B）に同期して論理動作を行うロジックコーン L 1, L 3, L 4, L 5, L 9 を高速化対象部として認定する（ステップ S T 3）。

一方、複数のクロックドメイン C 1 k A, C 1 k B を基準にして論理動作を行うロジックコーン L 2, L 6, L 7, L 8 を高速化非対象部として認定し、また、下記に示すように、クロックドメイン C 1 k A から A 1 / T, A 2 / T, A 3 / T に至る論理パスと、クロックドメイン C 1 k B から B 1 / T, B 2 / T に至る論理パスを高速化非対象部として認定する（ステップ S T 4）。

クロック信号 S 1 : C 1 k A → A 1 / T, A 2 / T, A 3 / T

クロック信号 S 2 : C 1 k B → B 1 / T, B 2 / T

## 【 0 0 1 5 】

論理圧縮部 7 は、上記のようにして回路分割部 6 が半導体集積回路を高速化対象部と高速化非対象部に分割すると、その高速化対象部であるロジックコーン L 1, L 3, L 4, L 5, L 9 をブール式表現に変更することにより、1 回のイベントで論理が伝播できるように高速化対象部の論理圧縮を行う（ステップ S T 5）。

例えば、ロジックコーン L 5 の場合、途中の論理 C 1（ここでは、AND ゲートや OR ゲートが数十段接続されて論理 C 1 が構成されていることを想定している）を圧縮して、A 1 / Q と A 2 / Q から 1 つのイベントで A 3 / D に論理が伝播するブール式代入文を作成する。

## 【 0 0 1 6 】

データ読込部 9 は、回路分割部 6 が半導体集積回路を高速化対象部と高速化非対象部に分割すると、S D F データ記録部 8 に記録されている遅延情報やタイミングチェック情報を読み込み、その遅延情報とタイミングチェック情報を回路分割部 6 により認定された高速化非対象部のロジックコーン L 2, L 6, L 7, L 8 に付加し、また、高速化非対象部のクロック信号 S 1, S 2 に付加する（ステ

ップST6)。

【0017】

ただし、高速化対象部と高速化非対象部が隣接している場合（例えば、高速化対象部であるロジックコーンL5と、高速化非対象部であるロジックコーンL7は、論理セルA3において隣接している。また、高速化対象部であるロジックコーンL1と、高速化非対象部であるロジックコーンL2は、論理セルA1において隣接している。）、その高速化非対象部には、次のような情報を付加する。

例えば、相互に隣接している高速化対象部と高速化非対象部が、ロジックコーンL5とロジックコーンL7の場合、高速化非対象部であるロジックコーンL7が、隣接部分である論理セルA3のデータ出力ポイントQ（エンドポイント）に接続されているので、その論理セルA3の遅延情報のみをロジックコーンL7に付加する。

また、相互に隣接している高速化対象部と高速化非対象部が、ロジックコーンL1とロジックコーンL2の場合、高速化非対象部であるロジックコーンL2が、隣接部分である論理セルA1のデータ入力ポイントS（スタートポイント）に接続されているので、その論理セルA1のタイミングチェック情報のみをロジックコーンL2に付加する。

【0018】

データ伝播制御部10は、論理圧縮部7が高速化対象部の論理圧縮を行うと、論理圧縮後の高速化対象部の論理シミュレーションを実施する。また、データ読込部9により遅延情報やタイミングチェック情報が付加された高速化非対象部の論理シミュレーションを実施する（ステップST7）。

【0019】

ここで、高速化対象部の論理シミュレーションでは、あるロジックコーンから次段のロジックコーンへの論理値の転送に関して、クロックパスの遅延に依存してデータ抜けが発生しないようにスケジューリング処理を行う。つまり、高速化対象部のスタートポイントの全てにクロックが到達したときスケジューリング処理を行う。または、あるスタートポイントにおいて、エンドポイントに記録させるデータの評価前に新たなクロックが到達する直前で、エンドポイントに記録さ

せるデータを評価し、スケジューリングする。その後、エンドポイントにクロックが到達した時点で改めてエンドポイントにデータを記録する。

#### 【0020】

次に、図3の論理セルA1と論理セルA2のデータ(A1/Q, A2/Q)が組合せ論理C1を通過して、論理セルA3に入力されるまでの「高速化対象部」の動作を具体例として説明する。

まず、クロックドメインC1kAが論理セルA1に到達し、その後、クロックドメインC1kAが論理セルA2に到達すると、当該高速化対象部の全てのスタートポイントにクロックが到達したことになるため、データA1/QとA2/Qから組合せ論理C1の論理評価値、即ち、論理セルA3に一時的に記録させるデータA3/Dを求める。そして、クロックドメインC1kAが論理セルA3に到達すると、そのデータを論理セルA3のA3/Dに書き込むようにする。

#### 【0021】

なお、高速化非対象部の論理シミュレーションでは、従来の論理シミュレータ装置と同様に、それぞれの論理セルや遅延情報等を考慮して、イベントを発生させながら逐次的なスケジューリング処理を行うようにする。

#### 【0022】

以上で明らかのように、この実施の形態1によれば、ロジックコーン抽出部5により抽出されたロジックコーンのうち、1つのクロックドメインに同期して論理動作を行うロジックコーンを高速化対象部として認定し、複数のクロックドメインを基準にして論理動作を行うロジックコーンを高速化非対象部として認定する回路分割部6と、その回路分割部6により認定された高速化対象部の論理を圧縮する論理圧縮部7とを設け、論理圧縮後の高速化対象部と高速化非対象部の論理シミュレーションを実施するように構成したので、高速化対象部で発生するイベントが省略される結果、論理の検証時間を大幅に短縮することができる効果を奏する。

#### 【0023】

また、この実施の形態1によれば、プライマリ入力及び論理セルのデータ出力ポイントをスタートポイントとする一方、プライマリ出力及び論理セルのデータ

入力ポイントをエンドポイントとして、そのスタートポイントからエンドポイントに至る論理パスを抽出し、同一のエンドポイントに至る論理パスの集合をロジックコーンとして統合するように構成したので、構成の複雑化を招くことなく、ネットリストからロジックコーンを抽出することができる効果を奏する。

#### 【 0 0 2 4 】

また、この実施の形態 1 によれば、高速化対象部と高速化非対象部が隣接し、その高速化非対象部が当該隣接部分のデータ出力ポイントに接続されている場合、その隣接部分の遅延情報を考慮して、その高速化非対象部の論理シミュレーションを実施するように構成したので、高速化非対象部が隣接部分のデータ出力ポイントに接続されている場合でも、正確な論理シミュレーションを実施することができる効果を奏する。

さらに、この実施の形態 1 によれば、高速化対象部と高速化非対象部が隣接し、その高速化非対象部が当該隣接部分のデータ入力ポイントに接続されている場合、その隣接部分のタイミングチェック情報を考慮して、その高速化非対象部の論理シミュレーションを実施するように構成したので、高速化非対象部が隣接部分のデータ入力ポイントに接続されている場合でも、正確な論理シミュレーションを実施することができる効果を奏する。

#### 【 0 0 2 5 】

実施の形態 2.

図 4 はこの発明の実施の形態 2 による論理シミュレーション装置を示す構成図であり、図において、図 1 と同一符号は同一または相当部分を示すので説明を省略する。

論理選択部 1 1 はデータ伝播制御部 1 0 が高速化対象部及び高速化非対象部の論理シミュレーションを実施する際、ある論理セルが高速化対象部と高速化非対象部からデータを受ける場合、各データの論理を考慮して当該論理セルの出力値を決定する。なお、論理選択部 1 1 は検証手段を構成している。

#### 【 0 0 2 6 】

上記実施の形態 1 では、特に言及していないが、例えば、論理セル A 3 のように、高速化対象部であるロジックコーン L 5 からデータを受け、かつ、高速化非

対象部であるロジックコーンL6、クロック信号S1からデータを受ける場合、各データの論理を考慮して論理セルA3の出力値を決定するようにする。

具体的には次の通りである。

【0027】

例えば、プライマリピンResetには“1”、プライマリピンPIA1には“1”、プライマリピンPIA2には“0”が入力されているとする。

クロックドメインC1kAが“0”から“1”に変化して、論理セルA2のA2/Tにクロック（“0”→“1”）が到達し、その後、論理セルA1のA1/Tにクロック（“0”→“1”）が到達することにより、クロックドメインC1kAにつながる全てのクロックツリーにクロックイベントが到達すると、高速化対象部のデータ処理手順にしたがって論理セルA3に記録される予定の値がA3/Dに代入される。

【0028】

このとき、A3/Dに代入される値は、上記のプライマリピンPIA1に入力された“1”と、プライマリピンPIA2に入力された“0”を用いて論理評価された論理C1の出力値が使用されるのではなく、予めスケジューリングされていた値が使用される。そして、次のクロックイベントに備えて、論理セルA3のA3/Dには、上記のプライマリピンPIA1に入力された“1”と、プライマリピンPIA2に入力された“0”を用いて論理評価された論理C1の出力値がスケジューリングされる。

【0029】

論理選択部11は、論理セルA3のA3/Sにデータ“1”がスケジューリングされ、データ“0”が到達していない段階では、論理セルA3のA3/Tにクロックが到達する毎に、上記のようにしてA3/Dに代入される値を論理セルA3のA3/Qから出力させるが、高速化非対象部のデータ処理手順にしたがって遅延時間（A2/Q→A3/Sの遅延時間）後に、論理セルA3のA3/Sにデータ“0”が到達すると、論理セルA3のA3/Qから固定値“1”を出力させる。

【0030】

この実施の形態 2 によれば、データ伝播制御部 1 0 が高速化対象部及び高速化非対象部の論理シミュレーションを実施する際、ある論理セルが高速化対象部と高速化非対象部からデータを受ける場合、論理選択部 1 1 が各データの論理を考慮して当該論理セルの出力値を決定するように構成したので、高速化対象部と高速化非対象部からデータを受ける論理セルが存在する場合でも、正確な論理シミュレーションを実施することができる効果を奏する。

## 【 0 0 3 1 】

実施の形態 3.

図 5 はこの発明の実施の形態 3 による論理シミュレーション装置を示す構成図であり、図において、図 4 と同一符号は同一または相当部分を示すので説明を省略する。

不定値発生部 1 2 はデータ伝播制御部 1 0 が高速化対象部及び高速化非対象部の論理シミュレーションを実施する際、ある論理セルが高速化対象部と高速化非対象部からデータを受ける場合、各データのタイミングチェックを実施して、タイミング違反を検出すると当該論理セルの出力値を不定値に設定する。なお、不定値発生部 1 2 は検証手段を構成している。

## 【 0 0 3 2 】

上記実施の形態 2 では、論理選択部 1 1 が各データの論理を考慮して論理セルの出力値を決定するものについて示したが、ある論理セルが高速化対象部と高速化非対象部からデータを受ける場合、不定値発生部 1 2 が各データのタイミングチェックを実施して、タイミング違反を検出すると当該論理セルの出力値を不定値に設定するようにしてもよい。

## 【 0 0 3 3 】

即ち、不定値発生部 1 2 は、論理セル A 3 の A 3 / S にデータ “0” が到達することにより、論理選択部 1 1 が論理セル A 3 の A 3 / Q から固定値 “1” を出力させると、論理セル A 3 の A 3 / S のデータと A 3 / T のデータとを比較して、Recovery チェックとRemoval チェックを実施し、Recovery エラーが発生しているときは、論理セル A 3 の A 3 / Q から不定値 “X” を出力させる。また、Removal エラーが発生しているときは、次のような処

理を実施する。

#### 【0034】

クロックドメインC1kAにつながる全てのクロックツリーにクロックイベントが到達する前にRemovalエラーが発生すると、論理セルA3のA3/Qから不定値“X”を出力させる。

一方、クロックドメインC1kAにつながる全てのクロックツリーにクロックイベントが到達した後にRemovalエラーが発生すると、不定値“X”を論理セルA3にスケジューリングし、次のクロックイベントの発生時に代入する。この場合、次の1周期のみ論理圧縮による値が出力される。ただし、ダイレクト信号からの値(リセットおよびセット)は出力されず、再スケジューリングされる。

#### 【0035】

この実施の形態3によれば、データ伝播制御部10が高速化対象部及び高速化非対象部の論理シミュレーションを実施する際、ある論理セルが高速化対象部と高速化非対象部からデータを受ける場合、不定値発生部12が各データのタイミングチェックを実施して、タイミング違反を検出すると当該論理セルの出力値を不定値に設定するように構成したので、タイミング違反が発生している論理セルを容易に特定することができる効果を奏する。

#### 【0036】

##### 【発明の効果】

以上のように、この発明によれば、抽出手段により抽出されたロジックコーンのうち、1つのクロックドメインに同期して論理動作を行うロジックコーンを高速化対象部として認定し、複数のクロックドメインを基準にして論理動作を行うロジックコーンを高速化非対象部として認定する認定手段と、その認定手段により認定された高速化対象部の論理を圧縮する論理圧縮手段とを設け、論理圧縮後の高速化対象部と高速化非対象部の論理シミュレーションを実施するように構成したので、高速化対象部で発生するイベントが省略される結果、論理の検証時間を大幅に短縮することができる効果がある。

##### 【図面の簡単な説明】

【図 1】 この発明の実施の形態 1 による論理シミュレーション装置を示す構成図である。

【図 2】 この発明の実施の形態 1 による論理シミュレーション装置の処理内容を示すフローチャートである。

【図 3】 複数の論理セルが接続されている半導体集積回路の回路例を示す回路図である。

【図 4】 この発明の実施の形態 2 による論理シミュレーション装置を示す構成図である。

【図 5】 この発明の実施の形態 3 による論理シミュレーション装置を示す構成図である。

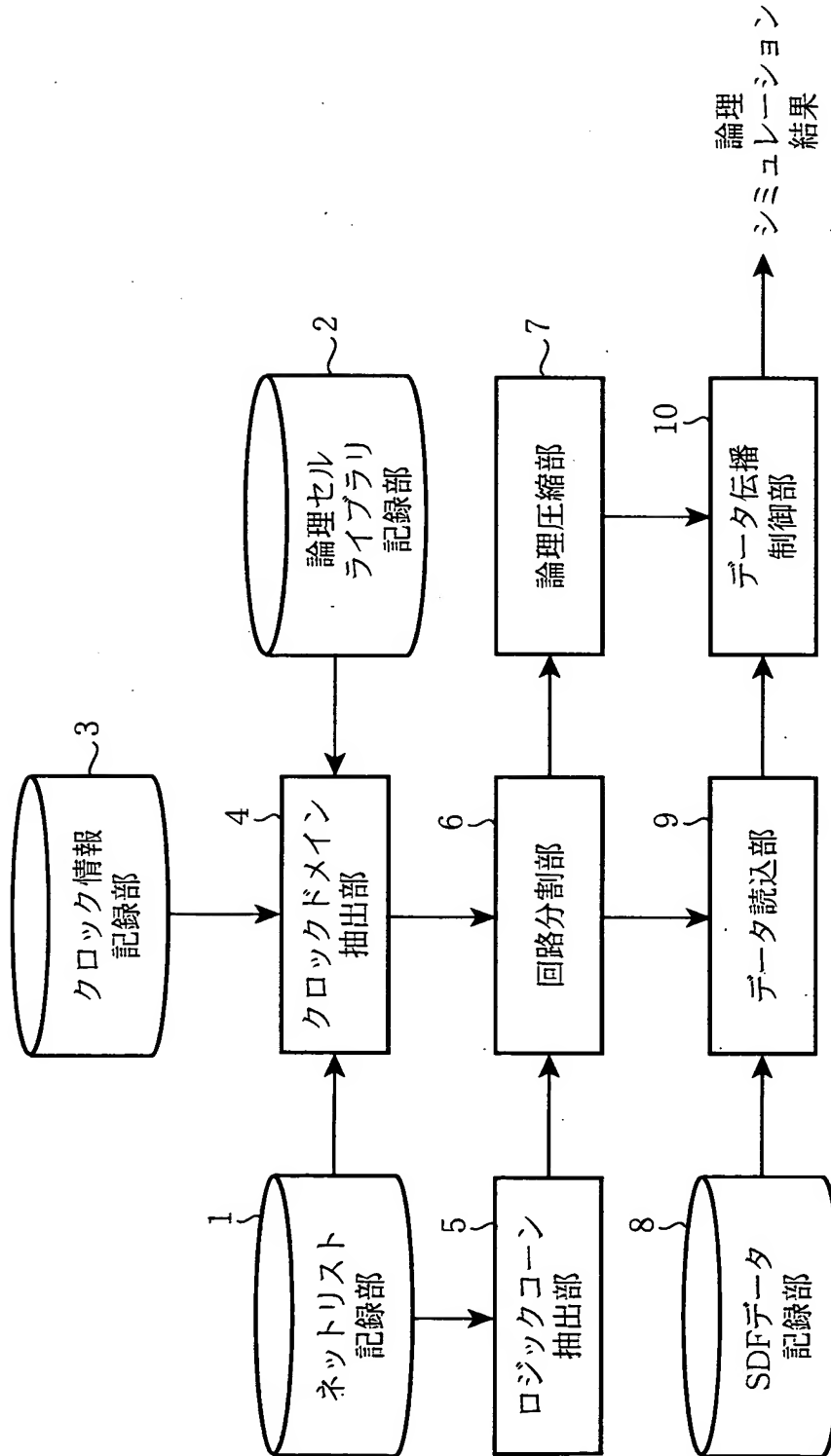
【符号の説明】

1 ネットリスト記録部、2 論理セルライブラリ記録部、3 クロック情報記録部、4 クロックドメイン抽出部（抽出手段）、5 ロジックコーン抽出部（抽出手段）、6 回路分割部（認定手段）、7 論理圧縮部（論理圧縮手段）、8 SDFデータ記録部（検証手段）、9 データ読込部（検証手段）、10 データ伝播制御部（検証手段）、11 論理選択部（検証手段）、12 不定値発生部（検証手段）。

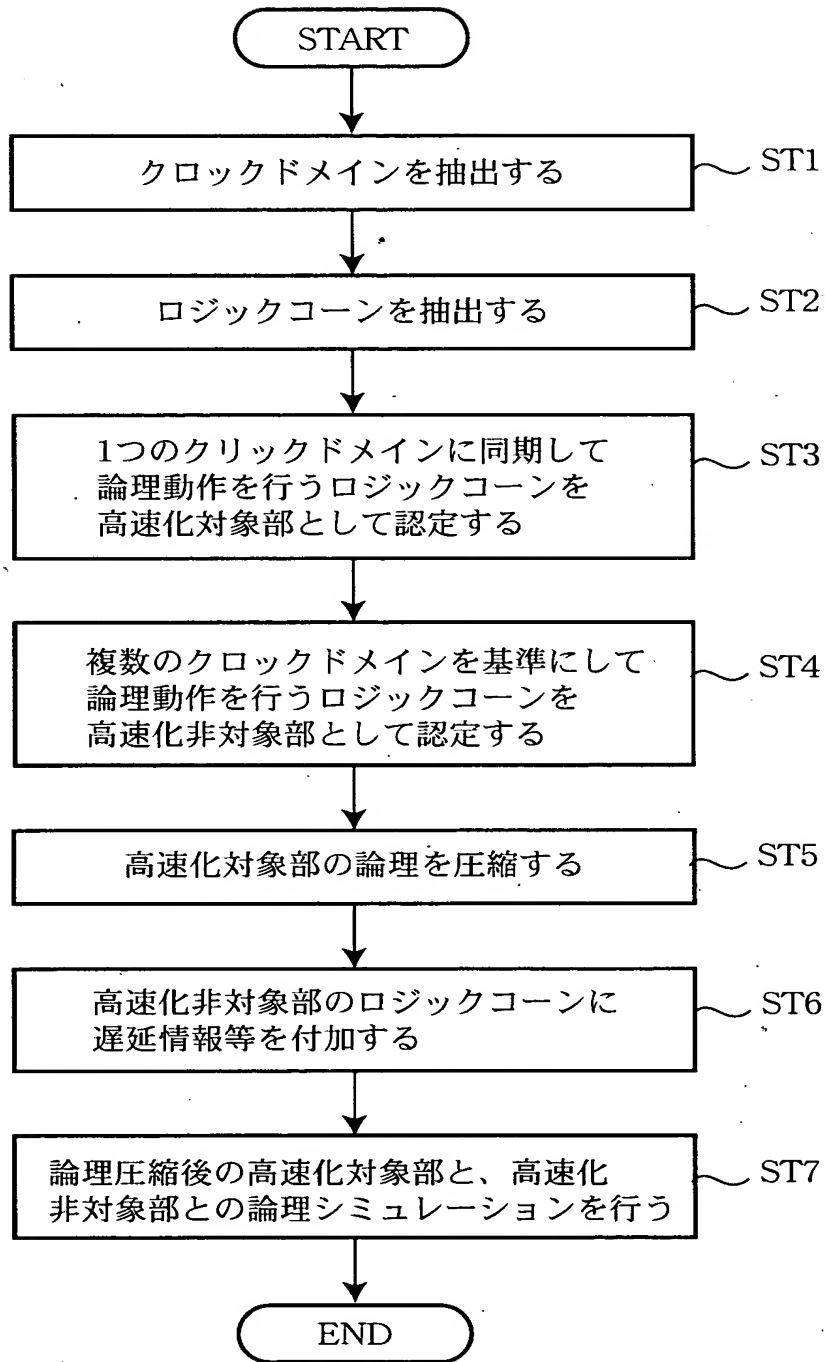


【書類名】 図面

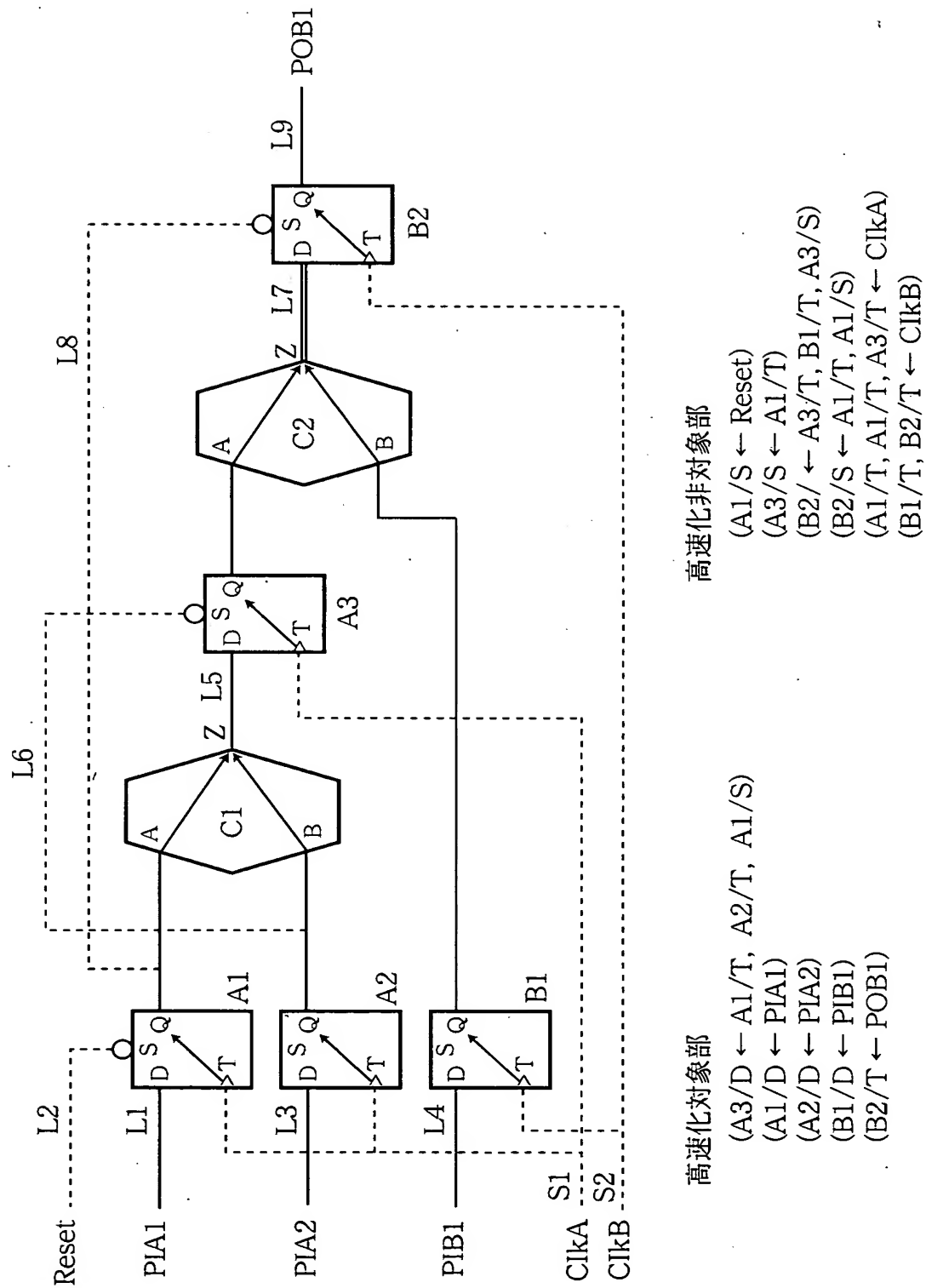
【図 1】



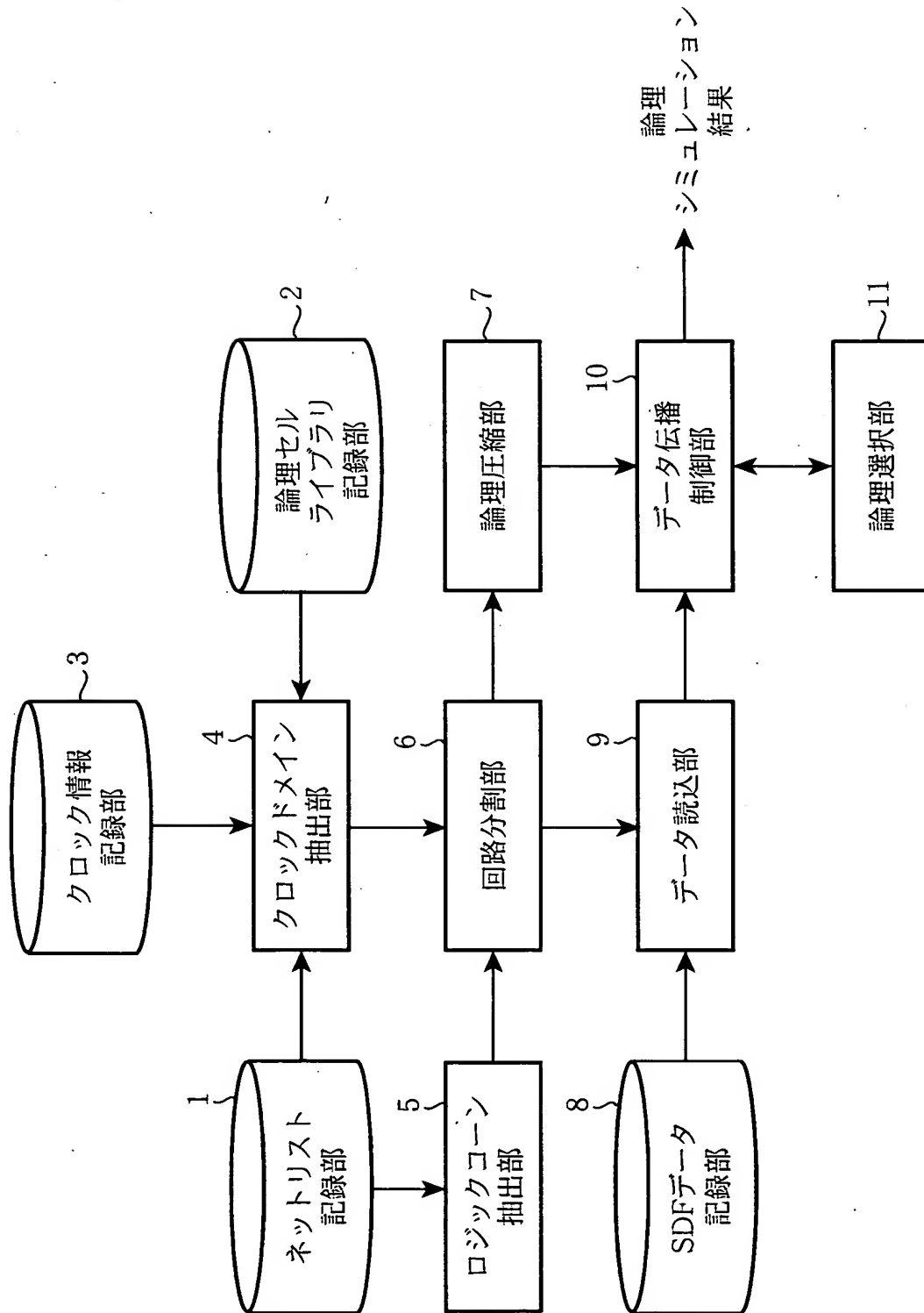
【図 2】



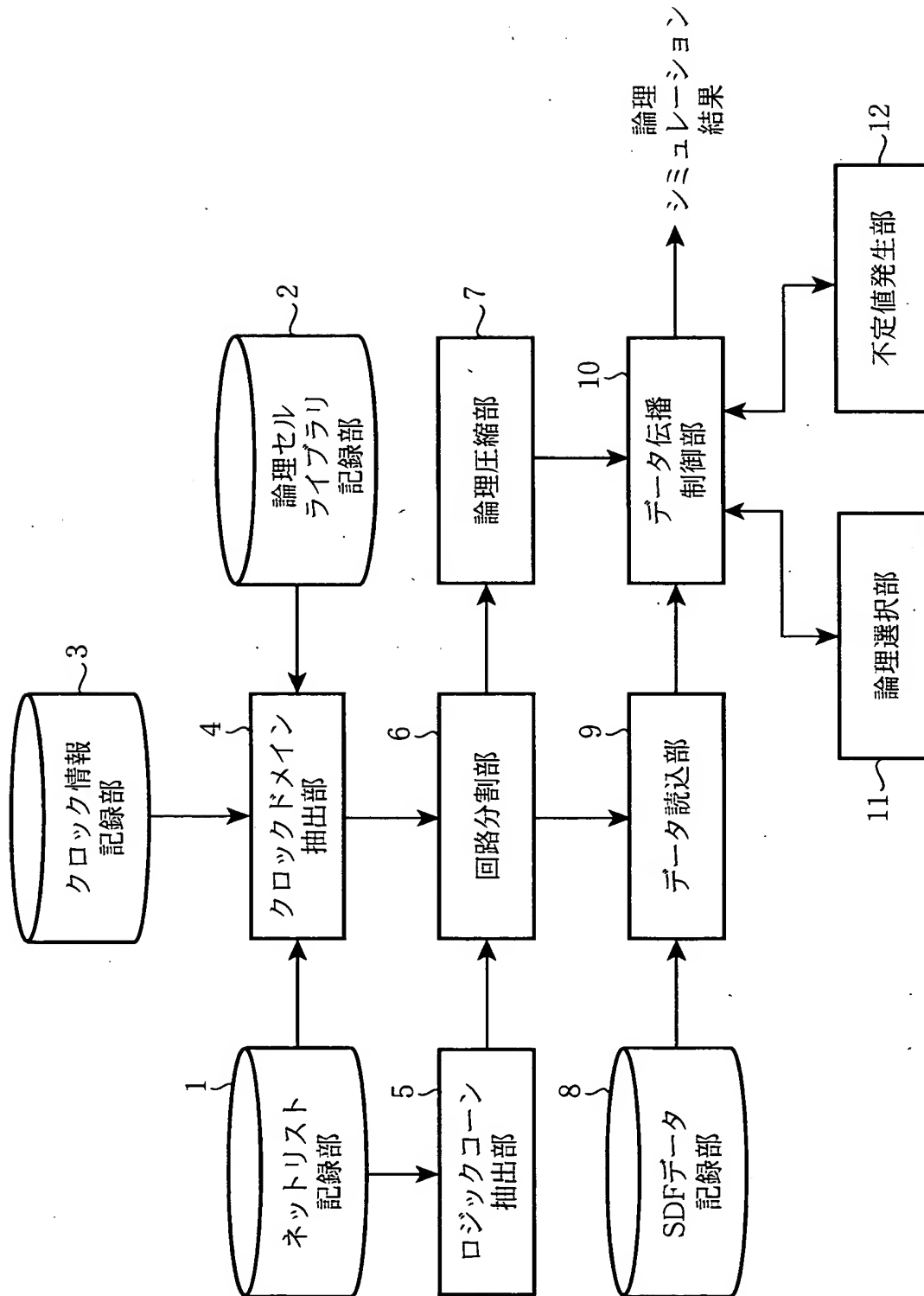
【図 3】



【図4】



【図5】



【書類名】 要約書

【要約】

【課題】 1つのクロックドメインに同期して論理動作を行う回路で発生するイベントを省略して、論理の検証時間を短縮することを目的とする。

【解決手段】 ロジックコーン抽出部5により抽出されたロジックコーンのうち、1つのクロックドメインに同期して論理動作を行うロジックコーンを高速化対象部として認定し、複数のクロックドメインを基準にして論理動作を行うロジックコーンを高速化非対象部として認定する回路分割部6と、その回路分割部6により認定された高速化対象部の論理を圧縮する論理圧縮部7とを設け、論理圧縮後の高速化対象部と高速化非対象部の論理シミュレーションを実施する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日 1990年 8月24日

[変更理由] 新規登録

住 所 東京都千代田区丸の内2丁目2番3号

氏 名 三菱電機株式会社